

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-065517

(43)Date of publication of application : 09.03.1999

(51)Int.Cl. G09G 3/28

(21)Application number : 09-222665

(71)Applicant : HITACHI LTD

(22)Date of filing : 19.08.1997

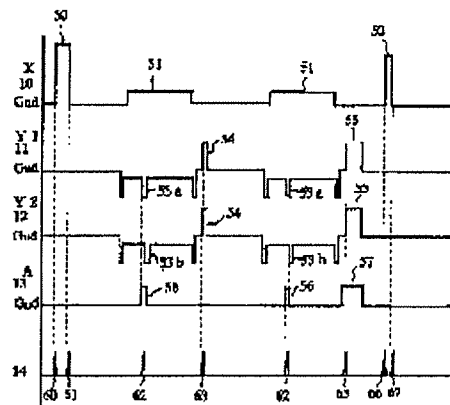
(72)Inventor : SASAKI TAKASHI  
MIZUTA TAKAHISA  
KIMURA YUICHIRO  
OTAKA HIROSHI  
ISHIGAKI MASA HARU

## (54) DRIVE METHOD FOR PLASMA DISPLAY PANEL

(57)Abstract:

**PROBLEM TO BE SOLVED:** To improve gradation linearity by counting all numbers of times of discharging emission as the discharge for multilevel display, except the resetting discharge of performing a whole surface simultaneously.

**SOLUTION:** A waveform 10 is a part of driving waveforms applied on an X-electrode in a first to third subfields, waveforms 11, 12 are parts of driving waveforms applied on, e.g., a first and second Y1, Y2 of Y electrode and a waveform 13 is a part of driving waveforms applied on one of address electrodes. A waveform 14 shows the timing of discharge. In this case, a selecting reset pulse is set to be a higher voltage than a discharge start voltage. By counting the number of times of discharges except a write discharge 60 and an erasure discharge 61 in all cells in the first subfield as the multilevel display of a selected cell in each subfield and making them multiples of a factorial of two, a linear luminance change from a zeroth level, i.e., a black level to 255th level is obtained.



## LEGAL STATUS

[Date of request for examination] 08.09.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3454680

[Date of registration] 25.07.2003

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-65517

(43) 公開日 平成11年(1999) 3月9日

(51) Int.Cl.<sup>8</sup>

G 0 9 G 3/28

識別記号

F I

G 0 9 G 3/28

K

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号 特願平9-222665

(22) 出願日 平成9年(1997) 8月19日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 佐々木 孝

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所家電・情報メディア事業部内

(72) 発明者 水田 尊久

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所家電・情報メディア事業部内

(74) 代理人 弁理士 武 顕次郎

最終頁に続く

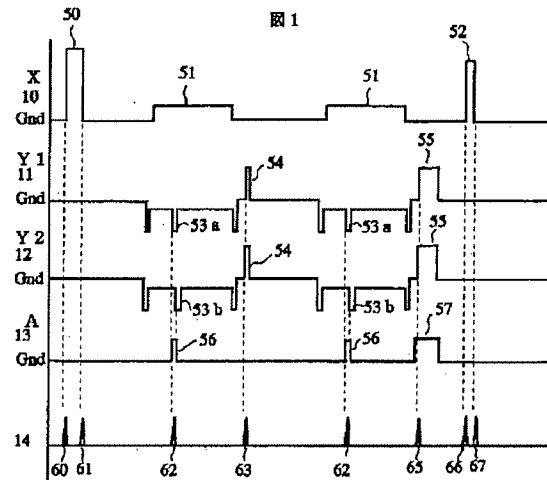
(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【要約】

【課題】 階調の直線性、特に、黒レベル近傍での階調の直線性を改善する。

【解決手段】 全面同時に行なう書込及び消去放電を除いた全ての放電を階調表示のための放電として数える。

1階調、即ち、放電を2回のみとするサブフィールドでは、アドレス放電と電荷を持つセルでのみ選択的に放電し、1回の放電で電荷を消去するか、或いは、アドレス放電と1回の維持放電のみとし、これに続くサブフィールドの先頭では、全面同時の書込及び消去放電を行なう。



## 【特許請求の範囲】

【請求項1】 前面側ガラス基板に配置されている第1の電極群と、該第1の電極に平行に配置されて独立に駆動可能な第2の電極群と、背面側ガラス基板に配置されて該第1、第2の電極群と垂直に交差しかつ独立に駆動可能な第3の電極群とを有して、該第1、第2の電極群と第3の電極群との交点に規定される複数の表示セルを備え、1フィールドに1回全面同時に書き込み及び電荷消去の放電を行ない、他のサブフィールドでは、直前のサブフィールドで放電したセルのみ選択的に書き込み及び電荷消去の放電を行なうプラズマディスプレイパネルの駆動方法において、  
該全面同時の書き込み及び電荷消去の放電を除く全ての放電を階調表示のための放電として数えることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】 請求項1に記載のプラズマディスプレイパネルの駆動方法において、  
前記1フィールドに1回全面同時に行なう書き込み及び電荷消去の放電を除き、最も低い階調を表示するサブフィールドでは、発光セルを規定するアドレス放電と、該アドレス放電で形成された電荷を1回の放電で消去する消去放電のみで構成されたことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項3】 請求項1に記載のプラズマディスプレイパネルの駆動方法において、  
最も低い階調を表示するサブフィールドでは、発光セルを規定するアドレス放電と、該アドレス放電で形成された電荷を利用して放電する1回の維持放電とにより構成され、  
該最も低い階調を表示するサブフィールドに続くサブフィールドでは、最初に全面同時に書き込み及び電荷消去の放電を行なうことを特徴とするプラズマディスプレイパネルの駆動方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、パーソナルコンピュータやワークステーションなどのディスプレイ装置、平面型の壁掛けテレビ、広告や情報などの表示装置などに用いられるプラズマディスプレイパネルの駆動方法に関する。

## 【0002】

【従来の技術】プラズマディスプレイ装置では、1フィールド（1枚の画面）が輝度毎に時間軸で複数のサブフィールドに分けられ、各画素（セル）毎に放電によって紫外線を発生させて蛍光体を励起し、発光させている。この放電は維持放電と呼ばれ、例えば、特開平4-195188号公報に開示されているように、サブフィールド毎に放電回数を変えることにより、中間調の表示が行なわれている。また、各サブフィールドの最初では、その直前のサブフィールドで維持放電が行なわれた場合に

は、放電領域（セル）内に蓄積した荷電粒子を消去するために、全面で書込放電及び消去放電が行なわれる。この放電による発光は、発光信号の有無によらず全セルで起こるため、黒レベルの輝度が上がり、コントラストを劣化させることになる。

【0003】これに対して、例えば、特開平8-278766号公報に開示されているように、直前のサブフィールドで維持放電が行なわれたセルでのみ荷電粒子（壁電荷）を消す操作をするため、維持放電が行なわれたセルのみ選択的に書込放電及び自己消去放電を行なわせ、コントラストの劣化を防止している。これらの場合には、発光するセルを規定するためのアドレス放電による発光や、維持放電が行なわれたセルでのみ選択的に行なわれる書込放電及び自己消去放電による発光で、低階調表示のサブフィールドの輝度が黒レベルに対して明るくなり過ぎていることについては特に考慮されていなかった。

## 【0004】

【発明が解決しようとする課題】このように従来技術では、書込及び消去放電やアドレス放電による発光が階調表示に対して十分に考慮されていなかった。特に、黒レベルから1階調目の輝度の非直線性についてはなんら考慮されていなかった。

【0005】本発明の目的は、かかる問題を解消し、階調の直線性を改善したプラズマディスプレイパネルの駆動方法を提供することにある。

## 【0006】

【課題を解決するための手段】上記目的を達成するために、本発明は、1階調を書込、消去、アドレス、維持放電のいずれであるかは問題とせず、2回以上の放電回数と規定する。さらに、1階調が2回の放電の場合には、最も低階調を表示するサブフィールドでは、アドレス放電後、維持放電はなく、1回の放電でセル内の電荷を消去する放電を行なわせ、かつ、これに続くサブフィールドでは、書込及び消去放電を行なうことなく、アドレス放電へつなげるようにするものである。

## 【0007】

【発明の実施の形態】以下、本発明の実施形態を図面により説明する。

【0008】図2は本発明による駆動方法を適用するプラズマディスプレイパネルの構造の一部を示す分解斜視図である。

【0009】同図において、前面ガラス基板21の下面には、透明なX電極22と透明なY電極23が設けられている。また、夫々の電極22、23には、Xバス電極24とYバス電極25が積層されている。さらに、その下面には、誘電体26とMgOなどの保護層27が設けられている。

【0010】一方、背面ガラス基板28の上面には、前面ガラス基板21のX電極22とY電極23とに直角方

向にアドレスA電極29が設けられている。このアドレスA電極29が誘電体30で覆われており、その上に隔壁31がアドレスA電極29と平行に設けられている。さらに、隔壁31とアドレスA電極29上の誘電体30には、蛍光体32が塗布されている。

【0011】図3は図2の矢印A方向からみたプラズマディスプレイパネルの1つのセル部分を示す断面図である。

【0012】同図において、アドレスA電極29は、隔壁31の中間に位置している。また、前面ガラス基板21と背面ガラス基板28との間の空間33には、N<sub>e</sub>、Xeなどの放電ガスが充填されている。

【0013】図4は図2の矢印B方向からみたプラズマディスプレイパネルの3つのセル部分を示す断面図である。

【0014】同図において、1セルの境界は概略点線で示す位置であり、X電極22とY電極23とが交互に配置されている。AC型のプラズマディスプレイパネルでは、これらX電極22とY電極23との近傍の誘電体上に正負の電荷が分けて集められ、この電荷を利用して放電を行なうための電界が形成されている。

【0015】図5は以上のX電極22、Y電極23及びアドレスA電極29の配線と回路構成を示す模式図である。

【0016】同図において、X駆動回路34は、X電極22に印加する駆動パルスを発生する。Y駆動回路35は、Y電極23の1本毎に接続され、Y電極23に印加される駆動パルスを発生する。A駆動回路36は、アドレスA電極29の1本毎に接続され、アドレスA電極29に印加する駆動パルスを発生する。

【0017】次に、本発明によるプラズマディスプレイパネルの駆動方法の第1の実施形態を説明する。

【0018】図6はこの第1の実施形態でのフィールド構成を示す図である。なお、この実施形態では、1階調が2回の放電による輝度としている。なお、図中、40は1フィールド期間を示し、横軸は時間 $t$ （1フィールド期間）、縦軸はセルの行 $y$ を表わしている。

【0019】図6において、ここでは、1フィールドが第1～第8の8個のサブフィールド41～48に分けられており、第1のサブフィールド41が最も放電回数が少ないサブフィールドとして割り当てられ、放電回数の少ない順にサブフィールドが並べられている。

【0020】この第1のサブフィールド41では、最初に、全セルで書込み及び荷電粒子の消去または削減のための放電を行なう第1のリセット期間41aが設けられ、これに続いて、表示するセルを規定するアドレス期間41bが設けられている。さらに、これに続いて、アドレス放電で電荷が形成されたセルのみ1回の放電でセル内の電荷を消去する選択消去期間41cが設けられている。

【0021】第1のサブフィールド41に続く第2のサブフィールド42では、書込み及び荷電粒子の消去または削減のための放電はなく、最初に表示するセルを規定するアドレス期間42bが設けられている。これに続いて、維持放電期間42cが設けられているが、第2のサブフィールド42が放電回数が少ない方から2番目のサブフィールドであるため、維持放電期間42cでの放電は1回である。

【0022】これら以外の各サブフィールド43～48では、最初、直前のサブフィールドで維持放電が行なわれたセルのみ選択的に書込み及び荷電粒子削減のための放電を行なう第2のリセット期間43a～48aが設けられ、これに続いて、各アドレス期間43b～48b及び維持放電期間43c～48cが設けられている。この維持放電期間43c～48cでは、夫々に放電回数が割り振られており、これらの放電回数の組み合わせにより、中間調の表示を行なう。

【0023】なお、放電回数の多少とサブフィールドの順番は任意である。

【0024】図1はこの第1の実施形態での第1～第3のサブフィールド41～43の駆動波形の一部を示すタイムチャートであって、波形10は第1～第3のサブフィールド41～43でのX電極22に印加される駆動波形の一部であり、波形11、12はY電極23の、例えば、1行目及び2行目（Y1、Y2）に印加される駆動波形の一部であり、波形13はアドレスA電極29の1本に印加される駆動波形の一部である。なお、波形14は放電のタイミングを示している。

【0025】図1において、例えば、第1～第3のサブフィールド41～43でX電極22に印加される波形10は、第1のリセット期間41aの全面リセットパルス50と、アドレス期間41b、42bのXスキャンパルス51と、第3のサブフィールドの第2のリセット期間43aの選択リセットパルス52とからなっている。この際、選択リセットパルス52は、放電開始電圧よりも高い電圧に設定されている。

【0026】次に、Y電極23の、例えば、隣接する1行目及び2行目（Y1、Y2）に印加される波形11、12は夫々、アドレス期間41b、42bのスキャンパルス53a、53b、……と、選択消去期間41cの選択消去パルス54と、維持放電期間42cの第1維持放電パルス55とからなっている。なお、選択消去パルス54の電圧は第1維持放電パルス55と略等しく、維持電圧に設定されている。スキャンパルス53a、53b、……の電圧は、Xスキャンパルス51との電位差が維持電圧範囲となるように設定されている。

【0027】次に、アドレスA電極29の1本に印加される波形13は、発光させるセルに対応するアドレス期間42b、43bのアドレスパルス56と第1の維持放電パルス55に対応する全面パルス57とからなっている。

る。なお、発光させるセルがない場合には、アドレスパルス56もない。また、全面パルス57とアドレスパルス56は略同電圧に設定されている。

【0028】各パルスによる放電は、波形14で示すタイミングで発生している。即ち、まず、第1のサブフィールドの全面リセットパルス50では、その立上り及び立下りタイミングで、全てのセルに対し、書込放電60及び消去放電61が発生する。これに続くアドレス期間41bでは、スキャンパルス53a、53b、……に対してアドレスパルス56が印加されたセルでのみアドレス放電62が発生する。これに続く選択消去期間41cでは、アドレス放電62により、荷電粒子が形成されたセルでのみ選択消去パルス54による消去放電63が発生する。これにより、第1のサブフィールド41では、全てのセルで2回の放電が起こり、選択されたセルでさらに2回の放電が起こる。これら全てのセルでの放電が黒レベルの輝度となり、選択されたセルでの放電が黒レベルから1階調目の輝度となる。

【0029】これに続いて、第2のサブフィールド42では、アドレス期間42bで同様に選択されたセルでのみアドレス放電64が発生する。これに続いて、アドレス放電62により荷電粒子が形成されたセルでのみ第1の維持放電パルス55による維持放電65が起こり、さらに、第3のサブフィールド43の選択リセットパルス52でも、選択されたセルでのみ書込放電66及び消去放電67が発生する。これにより、第2のサブフィールド42で選択されたセルでの放電は4回となり、2階調目の輝度となる。

【0030】図7は第3のサブフィールド43から第4サブフィールド44の始めにおける駆動波形を示すタイムチャートであって、波形70はX電極22に印加される駆動波形の一部であり、波形71、72はY電極23の、例えば、1行目及び2行目(Y1、Y2)に印加される駆動波形の一部であり、波形73はアドレスA電極29の1本に印加される駆動波形の一部であり、波形74は放電のタイミングを示している。なお、図1と同様の駆動パルス及び放電は同じ番号を付けて説明を省略する。

【0031】図7において、X電極22に印加される波形70は、リセット期間43a、44aの選択リセットパルス52と、アドレス期間43bのXスキャンパルス51と、維持放電期間43cの維持放電パルス58とからなっている。なお、維持放電パルス58の電圧は、第1の維持放電パルス55の電圧と略等しく設定されている。

【0032】Y電極23に印加される波形71、72は、維持放電パルス59が追加された以外、図1で示した第2のサブフィールドの波形と同じである。また、アドレスA電極29に印加される波形73も、図1で示した第2のサブフィールドの波形と同じである。

【0033】維持放電期間43cでは、波形74で示すように、維持放電パルス58、59の1個1個に対して1回放電が起こる。このように、第3のサブフィールドで選択されたセルでは、アドレス放電64と第1維持放電パルス55と維持放電パルス58、59による維持放電65、68、69と、これに続くサブフィールドの選択されたセルの書込放電66と消去放電67とが発生する。第3のサブフィールドで4階調の輝度を得ようとする場合、8回の放電が必要となる。従って、X、Yの維持放電パルス58、59は夫々2個ずつになる。第4～第8のサブフィールド44～48でも同様な駆動波形である。

【0034】なお、各サブフィールドで表示する階調数と維持放電パルス75、76の数は以下に示すようになる。即ち、第4のサブフィールドは8階調、維持放電パルスが各6個。第5のサブフィールドは16階調、維持放電パルスが各14個。第6のサブフィールドは32階調、維持放電パルスが各30個。第7のサブフィールドは64階調、維持放電パルスが各62個。第8のサブフィールドは128階調、維持放電パルスが各127個。

【0035】このように、第3～第7のサブフィールドでの維持放電パルス75、76の数は、 $n$ ビット( $2^n$ 階調)表示の場合、 $(2^{(n-1)} - 2)$ 個となる。これは、 $n$ 階調分の放電から、アドレス放電64と、第1の維持放電パルス55による維持放電65と、これに続くサブフィールドの選択されたセルの書込放電66及び消去放電67とを引いた回数である。

【0036】なお、最後の第8サブフィールド48では、これに続くサブフィールドの書込放電及び消去放電が選択したセルのみではなく、全セルでの放電のため、階調表示のための放電から除外し、その分、維持放電パルス58、59を1個ずつ増やし、 $(2^{(n-1)} - 1)$ 個としている。

【0037】以上のようにして、第1のサブフィールドでの全てのセルにおける書込放電60及び消去放電61を除いた全ての放電を、各サブフィールドにおいて、選択されたセルの階調表示として数える放電とし、それらを2の階乗の倍数とすることにより、0階調、即ち、黒レベルから255階調まで直線的な輝度変化を得ることができる。

【0038】なお、この第1の実施形態では、サブフィールドを放電回数の少ない順に配置したが、アドレス期間後に選択消去期間41cの選択消去パルス54を配したサブフィールドに続くサブフィールドでは、リセット期間なしでアドレス期間を配置し、全面リセットパルス50の直前のサブフィールドでは、維持放電パルスの数を、 $n$ ビット( $2^n$ 階調)表示の場合、 $(2^{(n-1)} - 1)$ 個とすれば、サブフィールドの並び方は任意である。例えば、全面リセットパルス50の直前のサブフィールドが下位から2番目( $n=2$ )の場合、維持放電パ

ルスの数は1個である。

【0039】次に、図8～図10により、本発明によるプラズマディスプレイパネルの駆動方法の第2の実施形態について説明する。

【0040】図8はこの第2の実施形態におけるフィールド構成を示す図であって、80は1フィールド期間を示し、横軸は時間 $t$ （1フィールド期間）を、縦軸はセルの行 $y$ を夫々表わしている。なお、この実施形態では、1階調が2回の放電による輝度としている。

【0041】図8において、この第2の実施形態では、1フィールドが第1～第8の8個のサブフィールド81～88に分けられており、第1のサブフィールド81が最も放電回数が少ないサブフィールドとして割り当てられ、放電回数の少ない順にサブフィールドが並べられている。

【0042】この第1のサブフィールド81に続く第2のサブフィールド82には、最初、全セルで書込み及び荷電粒子の消去または削減のための放電を行なう第1のリセット期間82aが設けられている。他の各サブフィールド81及び83～88では、最初、直前のサブフィールドで維持放電が行なわれたセルのみ選択的に書込み及び荷電粒子削減のための放電を行なう第2のリセット期間81a、83a～88aが設けられている。これら第1、第2のリセット期間81a～88aに続いて、表示するセルを規定するアドレス期間81b～88bが設けられている。さらに、これに続いて、アドレス放電で電荷を形成されたセルのみ放電する維持放電期間81c～88cが設けられている。

【0043】図9はこの第2の実施形態での第1～第3のサブフィールド81～83の駆動波形の一部を示すタイムチャートであって、第1のサブフィールドは最も放電回数の少ないサブフィールドであり、波形90は第1～第3のサブフィールド81～83でのX電極22に印加される駆動波形の一部であり、波形91、92はY電極23の、例えば、1行目及び2行目（Y1、Y2）に印加される駆動波形の一部であり、波形93はアドレスA電極29の1本に印加される駆動波形の一部である。なお、波形94は放電のタイミングを示している。

【0044】図9において、例えば、第1～第3のサブフィールド81～83でX電極22に印加される波形90は、第2のリセット期間81a、83aの選択リセットパルス52と、アドレス期間81b、82bのXスキャンパルス51と、第2のサブフィールドの第1のリセット期間82aの全面リセットパルス50とからなっている。この際、選択リセットパルス52は、放電開始電圧よりも高い電圧に設定されている。

【0045】次に、Y電極23の、例えば、隣接する1行目及び2行目（Y1、Y2）に印加される波形91、92は夫々、アドレス期間81b、82bのスキャンパルス53a、53b、……と、維持放電期間81c、8

2cの第1の維持放電パルス55とからなっている。スキャンパルス53a、53b、……の電圧は、Xスキャンパルス51との電位差が維持電圧範囲となるように設定されている。

【0046】次に、アドレスA電極29の1本に印加される波形13は、発光させるセルに対応するアドレス期間81b、82bのアドレスパルス56と第1の維持放電パルス55に対応する全面パルス57とからなっている。

【0047】なお、発光させるセルがない場合には、アドレスパルス56もない。また、全面パルス57とアドレスパルス56とは略同電圧に設定されている。

【0048】各パルスによる放電は、波形94で示すタイミングで発生している。まず、第1のサブフィールド81の選択リセットパルス52では、先行するサブフィールドで維持放電が行なわれたセルのみ書込放電66及び消去放電67が発生する。これに続くアドレス期間81bでは、選択されたセルのみアドレス放電62が発生する。さらに、これに続いて、アドレス放電62によって荷電粒子が形成されたセルでのみ、第1の維持放電パルス55による維持放電65が起こる。これにより、第1のサブフィールド81で選択されたセルでは、2回の放電が起こり、黒レベルからの1階調目の輝度となる。

【0049】これに続いて、全面リセットパルス50では、その立上り及び立下りのタイミングで、全てのセルで書込放電60及び消去放電61が発生する。これに続くアドレス期間82bでは、スキャンパルス53a、53b、……に対してアドレスパルス56が印加されたセルのみアドレス放電62が発生する。これに続いて、アドレス放電62によって荷電粒子が形成されたセルでのみ、第1の維持放電パルス55による維持放電65が起こる。

【0050】さらに、第3のサブフィールド83の選択リセットパルス52では、先行するサブフィールドで維持放電が行なわれたセルでのみ書込放電66及び消去放電67が発生する。これにより、第2のサブフィールド82で選択されたセルでは、4回の放電が起こり、2階調目の輝度となる。

【0051】図10はこの第2の実施形態での第3のサブフィールド83における駆動波形を示すタイムチャートであって、波形100はX電極22に印加される駆動波形の一部であり、波形101、102はY電極23の、例えば、1行目及び2行目（Y1、Y2）に印加される駆動波形の一部であり、波形103はアドレスA電極29の1本に印加される駆動波形の一部であり、波形104は放電のタイミングを示している。なお、図9と同様の駆動パルス及び放電は同じ番号を付けて説明を省略する。

【0052】図10において、X電極22に印加される波形100は、リセット期間83aの選択リセットパル

ス52と、アドレス期間43bのXスキャンパルス51と、維持放電期間43cの維持放電パルス75とからなっている。

【0053】ここで、維持放電パルス75の電圧は第1の維持放電パルス55の電圧と略等しく設定されており、Y電極23に印加される波形101、102は、維持放電パルス76が追加されている以外、図9で示した第1のサブフィールドの波形と同じである。アドレスA電極29に印加される波形103も、図9で示した第1のサブフィールドの波形と同じである。

【0054】維持放電期間83cでは、波形104に示すように、維持放電パルス58、59の1個1個に対して1回放電が起こる。このように、第3のサブフィールドにおいて、選択されたセルでは、アドレス放電62と第1の維持放電パルス55と維持放電パルス58、59とによる維持放電65、68、69と、これに続くサブフィールドの選択されたセルの書込放電66及び消去放電67とが発生する。第3のサブフィールドで4階調目の輝度を得ようとする場合、8回の放電が必要となる。従って、X及びYの維持放電パルス58、59は夫々2個ずつになる。

【0055】第4～第8のサブフィールド84～88でも、同様な駆動波形である。

【0056】なお、各サブフィールドで表示する階調数と維持放電パルス58、59の数とは、以下に示すようになる。

【0057】即ち、第4のサブフィールドは8階調、維持放電パルスが各6個。第5のサブフィールドは16階調、維持放電パルスが各14個。第6のサブフィールドは32階調、維持放電パルスが各30個。第7のサブフィールドは64階調、維持放電パルスが各62個。第8のサブフィールドは128階調、維持放電パルスが各126個。

【0058】このように、第3～第7のサブフィールドでの維持放電パルス58、59の数は、 $n$ ビット( $2^n$ 階調)表示の場合、 $(2^{(n-1)} - 2)$ 個となる。これは、 $(2^n)$ 階調分の放電からアドレス放電64と、第1の維持放電パルス55による維持放電65と、これに続くサブフィールドの選択されたセルの書込放電66及び消去放電67を引いた回数である。

【0059】以上のようにして、第2のサブフィールドでの全てのセルにおける書込放電60及び消去放電61を除いた全ての放電を、各サブフィールドにおいて、選択したセルの階調表示として数える放電とすることにより、黒レベルから255階調まで直線的な輝度変化とすることができる。

【0060】なお、この第2の実施形態では、放電回数の少ない順にサブフィールドが並べられているが、上記説明で明らかなように、全面リセットパルスが最も放電回数の少ないサブフィールドに続いて印加されるように

することにより、サブフィールドの並び順は任意である。

【0061】以上のようにして、全セル同時に全面リセットパルスによって行なう放電を除く全ての放電(アドレス放電、維持放電及び選択リセットパルスによる放電)を階調表示のための放電として数えることにより、リニアな階調表示を行なうことができる。

【0062】

【発明の効果】以上説明したように、本発明によると、全面同時に行なうリセット放電を除く全ての放電発光を階調表示用の放電として数えることにより、黒レベルから255階調まで直線的な輝度変化とすることができる。

【図面の簡単な説明】

【図1】本発明によるプラズマディスプレイパネルの駆動方法の第1の実施形態における第1～第3のサブフィールドの駆動波形を示すタイムチャート図である。

【図2】本発明が適用されるプラズマディスプレイパネルの構造の一部を示す分解斜視図である。

【図3】図2での矢印A方向からみたプラズマディスプレイパネルの1つのセル部分を示す断面図である。

【図4】図2での矢印B方向からみたプラズマディスプレイパネルの3つのセル部分を示す断面図である。

【図5】図2に示したプラズマディスプレイパネルでの電極の配線と回路構成を示す模式図である。

【図6】図1に示した第1の実施形態でのフィールド構成を示す模式図である。

【図7】図1に示した第3のサブフィールドから第4のフィールドにかけての駆動波形を示すタイムチャートである。

【図8】本発明によるプラズマディスプレイパネルの駆動方法の第2の実施形態におけるフィールド構成を示す模式図である。

【図9】図8に示した第2の実施形態における第1～第3のサブフィールドの駆動波形を示すタイムチャート図である。

【図10】図8に示した第2の実施例における第3サブフィールドの駆動波形を示すタイムチャートである。

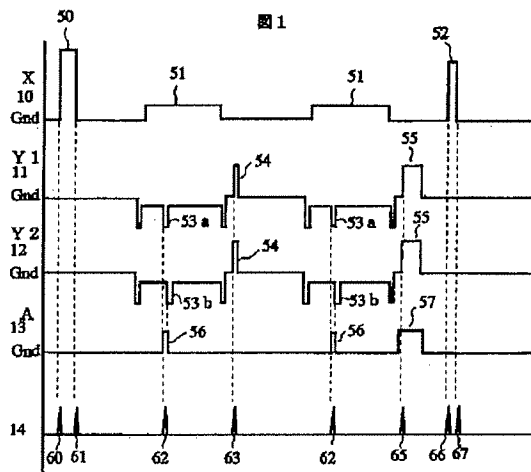
【符号の説明】

- 10～13 駆動波形
- 21 前面ガラス基板
- 22 X電極
- 23 Y電極
- 28 背面ガラス基板
- 29 アドレスA電極
- 31 隔壁
- 34 X駆動回路
- 35 Y駆動回路
- 36 A駆動回路
- 40 1フィールド

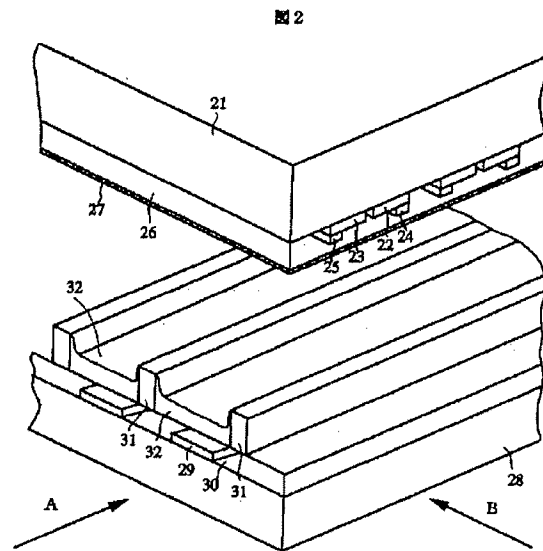
41~48 サブフィールド  
 41a, 43a~48a リセット期間  
 41b~48b アドレス期間  
 41c 選択消去期間  
 42c~48c 維持放電期間  
 50 全面リセットパルス  
 51 Xスキャンパルス  
 52 選択リセットパルス  
 53a, 53b スキャンパルス  
 54 選択消去パルス  
 55 第1維持放電パルス

56 アドレスパルス  
 58, 59 維持放電パルス  
 60 書込放電  
 61 消去放電  
 62 アドレス放電  
 63 選択消去放電  
 65~67 維持放電  
 80 1フィールド  
 81~88 サブフィールド  
 リセット期間  
 81a~88a リセット期間

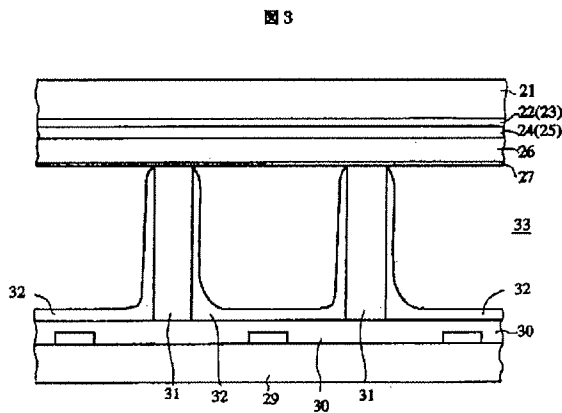
【図1】



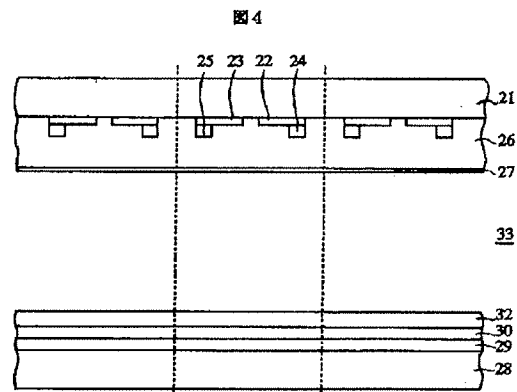
【図2】



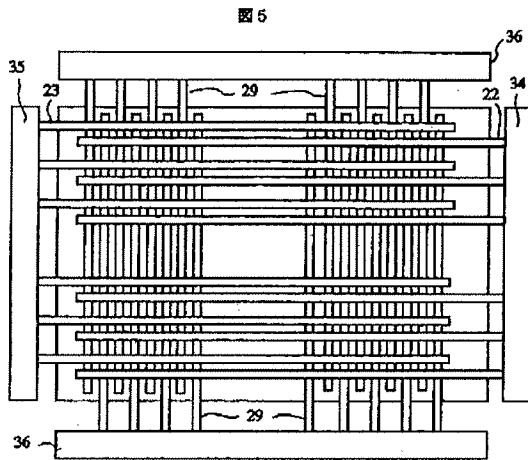
【図3】



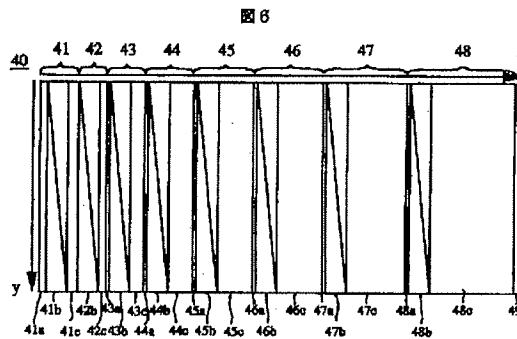
【図4】



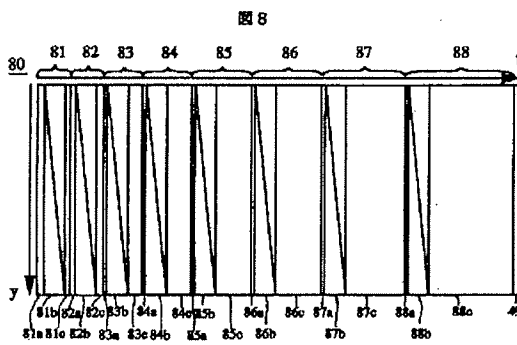
【図5】



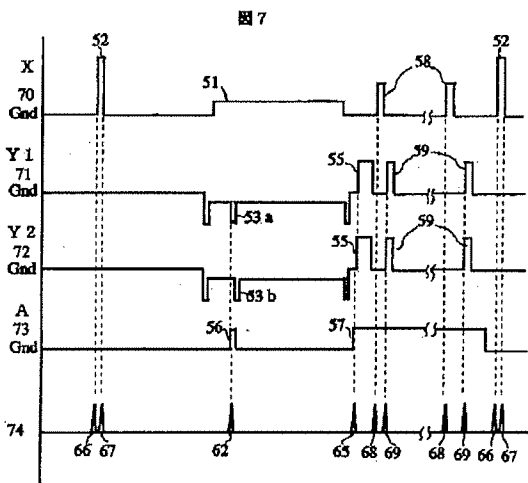
【図6】



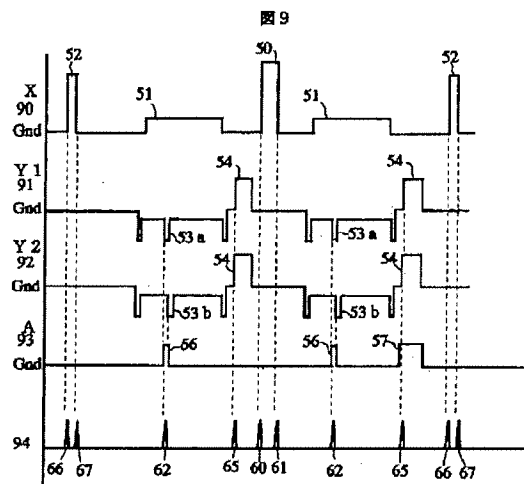
【図8】



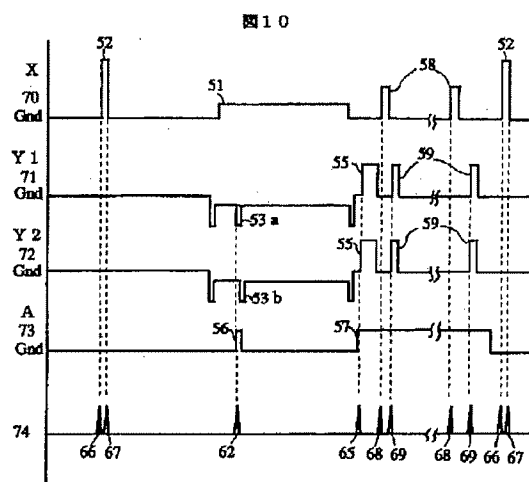
【図7】



【図9】



【図10】



フロントページの続き

(72)発明者 木村 雄一郎  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所家電・情報メディア事業  
 部内

(72)発明者 大高 広  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所家電・情報メディア事業  
 部内

(72)発明者 石垣 正治  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所家電・情報メディア事業  
 部内